

Ejercicio 8c:

c) Máquina 0: Siendo el código de operación de 8 bits, todos los modos de direccionamiento directos y 6 instrucciones en total, podemos hacer:

Instrucción	Código de operación	Dirección (opcional)
PUSH [M]	0000 0001	[M]
POP [M]	0000 0010	[M]
ADD	0000 0100	-
SUB	0000 1000	-
MUL	0001 0000	-
DIV	0010 0000	-

Notése que tomamos la dirección de memoria opcional pues sólo se usa en las primeras dos instrucciones. Siendo que [M] ocupa 16 bits y el código de operación 8 bits, las instrucciones tienen longitudes múltiplos de 4 bits. Así queda el formato como:

Código de operación (8bits) Dirección de memoria (16bits, opcional)

Máquina 1: Al igual que la anterior, todos los modos de direccionamiento coinciden y sólo hay 6 instrucciones para un código de operación de 8 bits.

Instrucción	Código de operación	Dirección de memoria
LOAD [M]	0100 0001	[M]
STORE [M]	0100 0010	[M]
ADD [M]	0100 0100	[M]
SUB [M]	0100 1000	[M]
MUL [M]	0101 0000	[M]
DIV [M]	0110 0000	[M]

Siendo que [M] ocupa 16 bits y el código de operación es de 8 bits, todas las instrucciones son de 24 bits, que es múltiplo de 4 bits. Con esto, queda el formato de instrucción como:

Código de operación (8bits) Dirección de memoria (16bits)

Máquina 2: Al disponer de 16 registros e instrucciones de dos operandos, necesitamos unos 4 bits adicionales de los cuales los primeros 2 corresponden al primer operando y los otros 2 al otro (son 4 debido a que la longitud de la instrucción debe ser múltiplo de 4 bits); luego, asigna a cada instrucción un código de operación:

Instrucción	Código de operación	Con esto tomamos que la instrucción posee el formato:
MOV X, Y	1000 0001	Código de op. (8bits) Modo de dir. (4bits) Operando 1 (8bits) Operando 2 (8bits)
ADD X, Y	1000 0010	donde Modo de dir = XX YY siendo XX, YY = 00 (si el modo de direccionamiento del operando es directo), 11 (si es un registro); los operandos poseen la dirección de memoria si el modo es directo, o el i-ésimo bit en 1 y el resto en 0 para indicar que se refiere al i-ésimo registro (donde 0 ≤ i ≤ 15, por ejemplo: 0000 0010 0000 0000 → registro 10).
SUB X, Y	1000 0100	
MUL X, Y	1000 1000	
DIV X, Y	1001 0000	

Máquina 3: Este formato será parecido al implementado en la máquina 2, aunque ahora se tienen instrucciones de dos y tres operandos. Por ello, tomamos 4

bits para indicar los modos de direccionamiento de cada operando (el i-ésimo bit corresponde al i-ésimo operando). Luego, cada instrucción tiene un código dado:

Instrucción	Código de operación	Con el formato queda:
MOV X, Y	11 1100 0001	Código de op. (8bits) Modo de dir. (4bits) Operando 1 (16bits) Operando 2 (16bits) Operando 3 (opcional, 16bits)
ADD X, Y, Z	1100 0010	donde el Modo de dir = XYZC, siendo X, Y, Z = 0 (si el modo de direccionamiento del operando es directo), 1 (si es un registro)
SUB X, Y, Z	1100 0100	
MUL X, Y, Z	1100 1000	Notése que el operando 3 es opcional pues la primera instrucción no lo usa, y a su vez por la misma el rol del tercer
DIV X, Y, Z	1101 0000	bit de Modo de dir. es 0. Los operandos se escriben de igual manera que los de la máquina 2.