

A

CORRECTO
ROSTRO

Organización del Computador 2

Segundo parcial - 21/06/18

1 (30)	2 (40)	3 (30)	
25	15	30	70

Normas generales

- Numere las hojas entregadas. Complete en la primera hoja la cantidad total de hojas entregadas.
- Entregue esta hoja junto al examen, la misma **no** se incluye en la cantidad total de hojas entregadas.
- Está permitido tener los manuales y los apuntes con las listas de instrucciones en el examen. Está prohibido compartir manuales o apuntes entre alumnos durante el examen.
- Cada ejercicio debe realizarse en hojas separadas y numeradas. Debe identificarse cada hoja con nombre, apellido y LU.
- La devolución de los exámenes corregidos es personal. Los pedidos de revisión se realizarán por escrito, antes de retirar el examen corregido del aula.
- Los parciales tienen tres notas: I (Insuficiente): 0 a 59 pts, A- (Aprobado condicional): 60 a 64 pts y A (Aprobado): 65 a 100 pts. No se puede aprobar con A- ambos parciales. Los recuperatorios tienen dos notas: I: 0 a 64 pts y A: 65 a 100 pts.

Ej. 1. (30 puntos)

Se tiene la siguiente tabla GDT:

Indice	Base	Límite	DB	S	P	L	G	DPL	Tipo
28	0x30100123	0x23F01	1	1	1	0	1	11	0xA
37	0x4A1F0102	0x12222	1	1	1	0	1	10	0x8
39	0x222F22F2	0x40DDD	1	1	1	0	1	00	0x2
43	0x1D900D00	0x5FFF	1	1	1	0	1	00	0x0

Véase el siguiente esquema de paginación:

Rango Lineal	Rango Físico	Atributos
0x4CA40000 - 0x4CA55FFF	0xD549C000 - 0xD54B1FFF	read only, supervisor
0x55040000 - 0x5504FFFF	0x9A88F000 - 0x9A89EFFF	read/write, supervisor
0x5EDF2000 - 0x5EFF2FFF	0x934F3000 - 0x936F3FFF	read only, user

- (10p) a. Especificar todas las entradas de las estructuras necesarias para construir un esquema de paginación. Suponer que todas las entradas no mencionadas son nulas.
- (20p) b. Resolver las siguientes direcciones, de lógica a lineal y a física. Utilizar las estructuras definidas y suponer que cualquier otra estructura no lo está. Si se produjera un error de protección, indicar cuál es el error y en qué unidad. Definir EPL en los accesos a datos. El tamaño de todas las operaciones es de 2 bytes.

- I - 00E3:1C9500FF - CPL 11 - lectura
- II - 012A:0BB50088 - CPL 10 - ejecución
- III - 013A:3CB00000 - CPL 00 - escritura
- IV - 015A:3E25FFFF - CPL 00 - lectura

Ej. 2. (40 puntos)

Considerar un sistema en dos niveles de protección con paginación activa. Este ejecuta concurrentemente 15 tareas una después de la otra.

Una vez ejecutándose, las tareas pueden generar cualquier tipo de excepción, en cuyo caso deben ser reiniciadas. Antes de reiniciar una tarea, se debe informar a todas las otras tareas que una tarea está siendo reiniciada. Para esto se debe ejecutar la función `void informar(int tarea)` en el contexto

de cada tarea a fin de informar a la misma de dicho suceso. Cada tarea implementa su propia función informar, alojando en 0x3700000 la dirección de la función informar. Una vez que termina de ejecutar, la función llama al syscall finalizar en la interrupción 0x54.

Para reiniciar una tarea se debe llamar a la función void limpiarMemoria(int tarea), que toma un índice que identifica la tarea y pisa toda la memoria de la tarea por una copia limpia de la misma.



- (10p) a. Describir los campos relevantes de todas las estructuras involucradas en el sistema para administrar segmentación, paginación, tareas, interrupciones y privilegios.
- (30p) b. Escribir en ASM/C la rutina de atención de interrupciones del Reloj, una rutina de atención de excepciones y la syscall finalizar.

Nota: Suponer que las funciones informar no producen excepciones.

Ej. 3. (30 puntos)

Se tiene un sistema tipo con segmentación flat y paginación activa que ejecuta concurrentemente una cantidad variable de tareas. Se desea implementar un mecanismo que permita contar, en paginación, a cuantas páginas distintas de usuario se accede entre cambios de contexto por parte de una tarea. El sistema generará un log para cada tarea con esta información utilizando la función void saveCount(int count) que almacena la cuenta de la tarea actual.

- (10p) a. Idear una solución al mecanismo pedido. Explicar detalladamente su funcionamiento.
- (20p) b. Implementar en ASM/C todas las rutinas necesarias para implementar el mecanismo.

(1)

Ejercicio 1.

a) Para construir este esquema de paginación utilice uno único PAGE DIRECTORY, Primero resuelva los índices de los direcciones físicas

1º

$\frac{12}{4 \text{ C } A \text{ } 4 \text{ D } \overset{12}{0 \text{ 0 } 0 \text{ 0}}}$

010110010100100
132 | 240 ✓
PD PT

$\frac{12}{4 \text{ C } A \text{ } 5 \text{ S } \overset{12}{F \text{ F } F \text{ F}}}$

0101100101010101
132 | 255 ✓
PD PT

2º

$\frac{12}{5 \text{ S } 0 \text{ 4 } 0 \overset{12}{0 \text{ 0 } 0 \text{ 0}}}$

010110010100100
154 | 040 ✓
PD PT

$\frac{12}{5 \text{ S } 0 \text{ 4 } F \overset{12}{F \text{ F } F \text{ F}}}$

010110010100100
154 | 04F ✓
PD PT

3º

$\frac{12}{5 \text{ E } D \text{ F } 2 \overset{12}{0 \text{ 0 } 0 \text{ 0}}}$

0101100101010101
17B | 1F2 ✓
PD PT

$\frac{12}{5 \text{ E } F \text{ F } 2 \overset{12}{F \text{ F } F \text{ F}}}$

0101100101010101
17B | 3F2 ✓
PD PT

PAGE DIRECTORY $\frac{12}{\text{CR3} \gg 12}$ $\frac{12}{\text{PEN0}}$

CR3 + 0x132	PT1 >> 12	ATT PD1
CR3 + 0x154	PT2 >> 12	ATT PD2
CR3 >> 12 + 0x1FB	PT3 >> 12	ATT PD3

BIT P

PT1 >> 12

+ 0x240

PT1 >> 12

+ 0x255

PT2 >> 12

+ 0x40

PT2 >> 12

+ 0x4F

1º PAGE TABLE

0xDS49C	ATT PT1
+ 0x1	ATTRIBUTOS IGUALES

BIT P

0x934F3	ATT PT3
+ 0x1	ATTRIBUTOS IGUALES A ATT PT3

2º PAGE TABLE

0xA88F	ATT PT2
+ 0x1	ATT =
0xA89E	ATT PT2

BIT P

0x936F3	ATT PT3
+ 0x1	ATTRIBUTOS IGUALES A ATT PT3

(CONTINUA) ↗

Doy por sentado que yo pongo las páginas físicas pero poner las PD y PT1, PT2, PT3, por lo tanto yo las defino

Luego Defino ATT PD1 = $PS=0, A=0, PCD \text{ Y } PWT \rightarrow \text{NO SE ACTIVAN}$ (LO MISMO QUE CR3)
 $U/S=0, R/W=0, P=1$

ATT PT1 = $G, PAT \rightarrow \text{NO SE ACTIVAN}, PCD \text{ Y } PWT \rightarrow \text{LO MISMO QUE CR3}$
 $U/S=0, R/W=0, P=1, A=0, D=0$
 (OMITIREMOS G, PAT, PCD Y PWT A PARTIR DE AQUÍ)

ATT PD2 = $PS=0, A=0, U/S=0, R/W=1, P=1$

ATT PT2 = $U/S=0, R/W=1, P=1, A=0, D=0$

ATT PD3 = $PS=0, A=0, U/S=1, R/W=0, P=1$

ATT PT3 = $U/S=1, R/W=0, P=1, A=0, D=0$

Todo el resto de ENTRADAS EN PD, PT1, PT2 y PT3 TENDRÁN EL BIT P=0

b. I. 00E3: 1C9500FF

0...111100011
 0x 1C1 RPL=3
 = 28 CDT

El índice 28 de la GDT es un descriptor de segmento de tipo 0xA = Código Ejecutar/Res y de nivel 3

Como el bit de P=1, $\max(CPL, RPL) = 3 = DPL$, voy a leerlo y utilizar el segmento, fijo el límite como G=1 =>

$$0x1C9500FF + 0x2 - 0x1 = 0x1C9500FF \leq (0x23F01 + 0x1) \ll 12 + 0xFFFF \\ 0x23F02FFF, ES MAYOR$$

LUEGO, RESUELVO:
 PD1 0x152
 $0x30100123$
 $+ 0x1C9500FF$
 $\boxed{0x4C950122}$ DIRECCIÓN LINEAL

BUSCO EN EL PT1 LA ENTRADA 0x250 Y CHEQUEO QUE CUMPLA

ENCUENTRO QUE PD1 Y PT1 ~~1412 + 0x250~~ TIENEN NIVEL SUPERVISOR ✓
 Y ESTOY HACIENDO UNA LECTURA A NIVEL USUARIO POR LO TANTO NO PODE

(2)

II) 012A:0BBS0088 CPL 10 EJECUCIÓN

~~0100101010~~
RPL=2
0x28 GDT

ÍNDICE 3F GDT [3F] SELECTOR DE SEGMENTO

TIPO 0x8: CÓDIGO SOLO LECTURA.

Y como quiero EJECUTAR NO PODRÉ #GP ERROR X SUSTITUYE
ES UN SEG. DE CÓDIGO

III) 013A: 3CB00000 - CPL 00 - ESCRITURA
RPL=2

GDT [39] SELECTOR DE SEGMENTO TIPO 0x2 DATOS R/W
- MAX(CPL, RPL) = 2 ≤ DPL #GP ERROR ✓

Como G=1 ⇒ CHEQUEO LÍMITE 0x3CB00000 + 0x2 - 0x1 = 0x3CB00001
 $\leq (0x40000+1) \ll 12 + 0xFFFF$

0x40000 E FFF POR LO TANTO ES ✓

BUSCO LINEAL

$0x222F22F2$
+ $0x3CB00001$
 $0x5FD722F31$ → Dirección LINEAL

PD[0x1FF] ENCUENTRO QUE EL BIT P = 0
⇒ OCURRE #PAGE FAULT

IV) 015A: 3E25FFFF - CPL 0 - LECTURA

RPL=2 GDT [43] SELECTOR DE SEGMENTO TIPO 0x0 DATOS Read-only DPL 0

MAX(CPL, RPL) = 2 ≤ DPL = 0

#GP 2 > 0 ✓

(3)

2. a) Segmentación:

Este sistema utilizará segmentación FLAT, tendrá 4 descriptores de segmentos, 2 de código y 2 de datos, cada uno se diferenciará por tener distintas NPZ, 2 serán 0 y los otros 3.

Por lo tanto las primeras 5 entradas ^{del GDT} serán

GDT	
0	DESCRIPCIÓN NULO
1	CÓDIGO NIVEL 0
2	CÓDIGO NIVEL 3
3	DATOS NIVEL 0
4	DATOS NIVEL 3
;	;
	DESCRIPTORES TSSs

Estas 4 entradas tendrán base en 0x0 y límite de ~~100 Mb~~ 100 Mb con G=1
También tendrán R/W=1 y D=1

■ PAGINACIÓN:

Cada tarea tendrá su propio directorio de páginas los cuales asignarán las mismas direcciones virtuales, pero a diferentes direcciones físicas, excepto las 10 Mb de Kernel que serán identity MAPPING.

PB		P
0	DIRPT1	ATTK
1	DIRPT2	ATTK
2	DIRPT3	ATTK
;	;	0
;	;	;
;	;	0
13	DIR_PT13	ATT-T
;	;	1
25	DIR_PT25	ATT-T
		0

Como cada PT puede dirigir 4 Mb de memoria, utiliza ~~3~~ 2 tablas completas y la tercera por lo mitad. ATTk serán los atributos necesarios para acceder al kernel, como U/S = 0, los mismos utilizados por TARCAS. Mientras que los atributos de las PT1, PT2 y PT3 serán iguales entre si, como U/S=1, R/W=1, ATT-T

PT25 solo utilizará la mitad de la tabla para abajo

TAREAS:

Caras son 15 las tareas que se ejecutan dentro de TSS
más uno extra para la tarea inicial, estos TSS tendrán sus
~~misma~~ descriptores de TSS alojados en lo ~~TSS~~^{GDT}, en los indices
10 a 25 ~~ordenados~~ numericamente, en la 10 estará la tarea inicial.
Asumo que las TSS tienen ~~una forma particular~~ como uno sus
información particular. Entre ellas tendrán en CR3 lo propio.

En SS el indice 4, también las tendrán GS, FS, DS y ES.

En CS estará el indice 2^{GDT}. El EIP estará apuntando al inicio de la tarea.

El ESP y EBP apuntaran dentro del espacio de la tarea. $EF15GS = 0x202$
para tener interrupciones.

En SS0 estará el indice 3 de lo GDT y el

ESP0 apuntara a su pila de Kernel.

Interrupciones:

Se tendrá uno IDT con las primeras 32 entradas mapeadas
a la misma resolución de excepción. Todas estas son interrupciones de Hardware
por lo tanto tendrán DPL=0.

También estará presente el indice 32 en lo IDT que se
refiere a la interrupción de clock lo cual también tendrá DPL=0

Finalmente habrá un indice más presente, el 0x54 que tendrá
la interrupción finalizar y tendrá DPL=3

(4)

SCHEDULER:

Tendré varias estructuras, ~~o~~ las cuales utilizaré en distintos momentos.

- Un array de 15 donde estarán los TSS iniciales de cada tarea ordenadamente. Se llamará $\text{TSS}^* \text{TSS_iniciales}$
- ~~ULTIMO-TSS~~ DONDE GUARDARE el ~~estado~~ del TSS antes de ser enviados a informar.
- INT HAY-TAREA - Reiniciando que estén en 1 cuando se este reiniciando una tarea. y 0 en el caso contrario.
- INT TAREA - Reiniciándose que tendrá el índice identificador de tareas

b) .TEXT
- ISR_32:

.DATA OFFSET: DW 0x0
SELECTOR: DW 0x0

```

PUSHAD
CALL FIN-INTR-PICT
CALL PROX-TAREA
MOV [SELECTOR], AX
CALL GET-GDT
PUSHAD
MOV EAX, SELECTOR TR
PUSH EAX; MOV EAX, SEGUIR; PUSH EAX
CALL INFORMAR-SI-CS-NECESARIO
JMP FAR [OFFSET]
PROPAD
IRET

```

② & & !(TAREA == TAREA-REINICIANDO)

```

void INFORMAR_SI_CS_NECESSARIO( GDT* DIR-GDT, INT TAREA ) {
    // ACA ARRANCA
    IF( HAY-TAREA-REINICIANDO == 1 ) { // IF( TAREA == 1 ) { TAREA = 0; } "CASO TAREA 15.
        ULTIMO-TSS[TAREA] = #DIR-GDT[TAREA+1].dir-base; // ME MUCHA
        TSS*-TSS.ACTUAL = DIR-GDT[TAREA+1].dir-base; // LA PROX TAREA
        TSS-ACTUAL.eip = 0x3700000
        TSS-ACTUAL.esi = TAREA-REINICIANDO;
    } else IF( TAREA == TAREA REINICIANDO ) { LIMPIAR MEMORIA( TAREA ); }
    RESTAURAR-TAREAS( TAREA )
    HAY-TAREA-REINICIANDO = GDT
}

```

ISR-N:

~~PUSHAD~~

~~-----~~

MOV EAX, TR

PUSH EAX

CALL PREPARAR-Reinicio

~~POPAD~~

~~-----~~

JMP FAR IDLE

IRET

POPA

IRET

IDLE = TAREA

CINICAR A TF, ESPERA
AL CLOCK SIN MODIFICAR

VOID PREPARAR_Reinicio (INT TAREA) {

HAY-TAREA-Reiniciando = 1;

TAREA-ReinicciandoBase = TAREA;

ULTIMO-TSS[TAREA] = TSS-Inicial[TAREA];

}

Se PISAN EL

JMP FAR

.FINALIZAR:

~~PUSHAD~~

~~-----~~

~~PUSH EAX~~

~~-----~~

~~-----~~ JMP FAR IDLE

POPAD

IRET

~~RESTAURAR-TAREA (TAREA) {~~

~~TAREA-RESTAURADA (TAREA) = 1;~~

ME FACIA RESTAURAR LAS TAREAS LUEGO DE

FINALIZAR, MI IDEA ERA

void RESTAURAR-TAREA (~~GDT~~) {

FOR (INT i=0 ; i<15 ; i++) {

IF (TAREA-Reinicciando & ~~i~~ == i) {

* GDT[i+10].dirBase = ULTIMO-TSS[i];

}

MAL

PERSONA PSP SCROLLING

(5)

3. PARA ESTE EJERCICIO SE ~~SE~~ SUPONDRA QUE LAS TAREAS QUE SE CORREN SON NIVEL 3, DE ESTA MANERA ME ASSEGURÓ QUE NO PODRÁN ACCEDER A LAS PDyPT PARA MODIFICARLAS, TAMBIÉN SUPONGO QUE EL ENCARGADO DEL CAMBIO DE TAREAS ES LA EXCEPCIÓN DE CLOCK ~~#1~~ (TODO ESTO FUE CONSULTADO) (ISR-32)

POR LO TANTO SE TENDRÁ UNA FUNCIÓN ^{#1} QUE SERÁ LLAMADA DURANTE LA EXCEPCIÓN DE CLOCK. ESTA FUNCIÓN RECIBIRÁ COMO PARÁMETRO LA DIRECCIÓN DEL DIRECTORIO DE TABLAS DE PÁGINAS. CON ESTE LOOP PARA DENTRO DE LAS PAGE TABLES, SIEMPRE QUE ~~NO~~ TENGAN EL BIT P EN 1, Y CONTARÁ LA CANTIDAD DE ~~NO~~ PÁGINAS CON EL BIT ACCESED EN 1 Y US EN 1, MIENTRAS AL MISMO TIEMPO PONE ACCESED EN 0. UNA VEZ FINALIZADO EL LOOP SE LLAMARA A SAVE COUNT (COUNT) CON EL NÚMERO OBTENIDO. FINALMENTE VOLVERÁ A LA EXCEPCIÓN DE CLOCK Y ESTA ~~HARA~~ HARÁ EL SWITCH DE TAREAS.

^{#1} LA FUNCIÓN SERÁ = void CONTAR (.PD* Dir-PD)

~~#1~~ Además se supondrá que al decir que es un sistema tipo ^{EN EL ENONCIADO} TENDRÁ EL KERNEL MAPENDO CON IDENTITY MAPPING Y LWPYPD ESTARÁN DENTRO. TAMBÍEN SE TENDRÁN LAS ESTRUCTURAS PT Y PD IMPLEMENTADAS EN C.

ASUMO QUE PÁGINA DISTINTA SE REFIERE A DISTINTO DESCRITOR DE PÁGINA Y DISTINTO DESCRITOR DE DIRECTORIO.

b) • TEXT:
• ISR-32:

PUSHAD
CALL FIN-INTR-PIC1
MOV EAX, CR3
PUSH EAX
CALL CONTAR ✓
CALL PROX-TAREA
MOV [SELECTOR], AX
JMP FAR [OFFSET]
POPAD
IRET

• DATA
OFFSET: DD 0x0
SELECTOR: DW 0x0

```
Void CONTAR ( - PD.. * Dir-PD) {  
    INT PAGES = 0;  
    FOR ( INT i=0; i<1024; i++) {  
        IF ( DIR-PD[i].P==1 && DIR-PD[i].U-S == 1 && DIR-PD[i].A==1) {  
            PT * DIR-PT = DIR-PD[i].base-PD << 12;  
            FOR ( INT j=0; j<1024; j++) {  
                IF ( DIR-PT[j].P==1 && DIR-PT[j].U-S==1 && DIR-PT[j].A==1) {  
                    PAGES++;  
                    DIR-PT[j].A=0; ✓  
                }  
            }  
            DIR-PD[i].A=0; ✓  
        }  
    }  
    SAVE COUNT ( PAGES); ✓
```